

## Информация по контролю модуля 1 дисциплины «Основы импульсной и цифровой электроники» групп ИУ2 и ПС4 (2-й сем. 2024/2025 уч. г.)

ПС4: минимальная оценка **11** баллов, максимальная **18** баллов.

ИУ2: минимальная оценка **30** баллов, максимальная **50** баллов.

В билете 4 вопроса.

**Вопрос 1.** Минимизировать заданную логическую функцию 3 переменных. Составить схему.

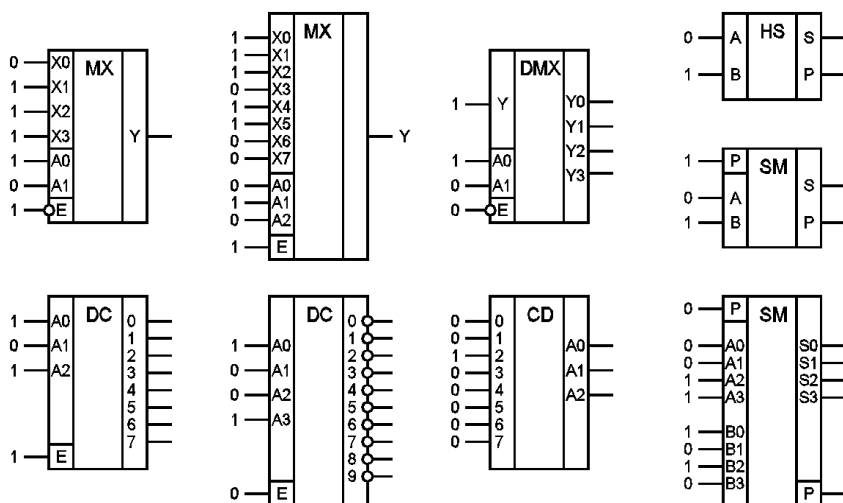
Примеры

$$Y = \overline{A}\overline{B}C + \overline{A}BC + AB; Y = \overline{C}DE + CDE + C; Y = (\overline{C} + D\overline{E})(C + E); Y = (\overline{D} + E + F)(\overline{D} + \overline{E})$$

При подготовке учесть, что если при выполнении ДЗ в основном применялись законы Де-Моргана и склеивания, то здесь могут понадобиться любые другие (законы конъюнкции, дизъюнкции, законы поглощения и др.)

**Вопрос 2.** Для заданных значений входных сигналов указать значение сигнала на выходе (выходах)

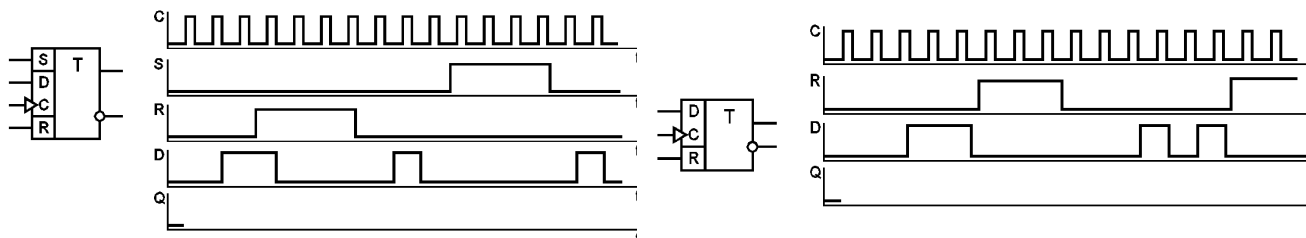
Приводится обозначение типового комбинационного логического устройства: шифратора (8:3, 10:4); дешифратора (3:8, 4:10), с прямыми или инверсными выходами; мультиплексора (4:1, 8:1); демультиплексора (1:4, 1:8); полусумматора, полного 1-разрядного сумматора, 4-разрядного сумматора. Указываются значения входных переменных. Разрешающий вход Е может быть прямым или инверсным, может отсутствовать. Несколько примеров для подготовки к контролю приводятся ниже.



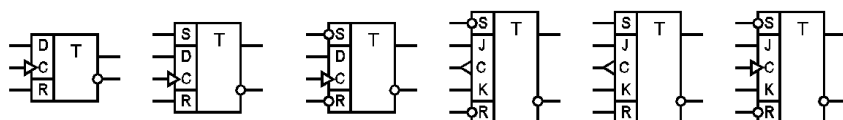
**Вопрос 3.** По заданным осциллограммам входных сигналов построить осциллограмму выходного сигнала.

На осциллограммах обязательно выделять моменты синхронного срабатывания и асинхронной установки/сброса. Обязательно учитывать исходные состояния (момент  $t=0$  на выходных осциллограммах). Можно (но необязательно) давать текстовые пояснения. **Примеры разбирались на семинаре 4.** Еще несколько примеров для подготовки к контролю приводятся ниже.

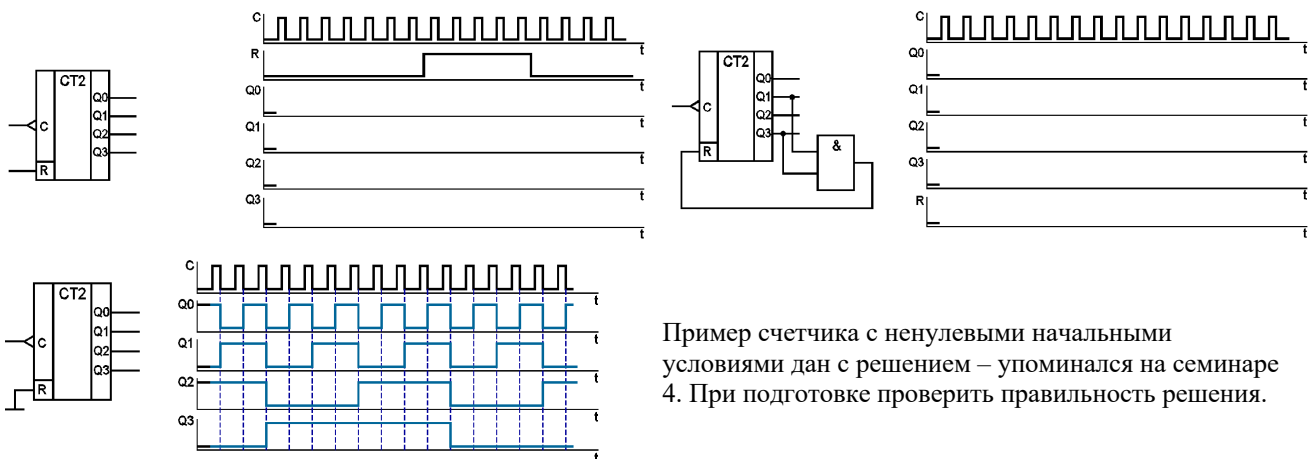
Примеры вопросов по триггерам



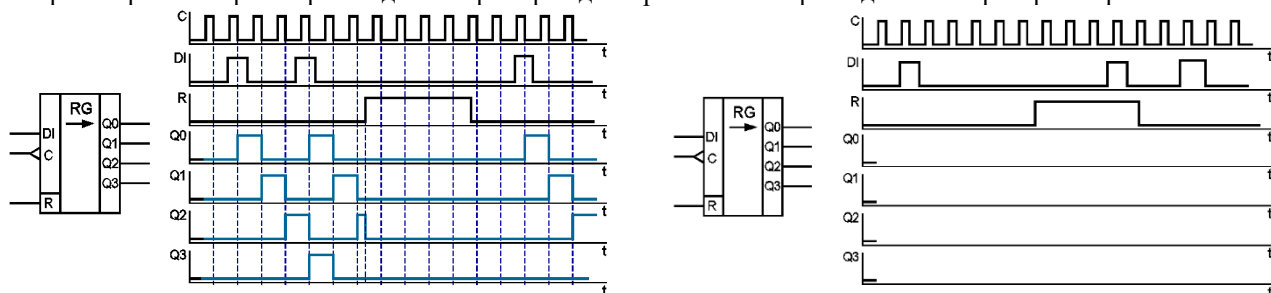
Примеры триггеров. Могут быть триггеры D и JK, с управлением по фронту или спаду тактового импульса, с одним или двумя асинхронными входами (прямыми или инверсными).



Примеры вопросов по счетчикам



Примеры вопросов по регистрам. Один из примеров дан с решением – при подготовке проверить правильность.



#### Вопрос 4

1. Основные логические функции. Основные типы логических элементов: выполняемая функция, таблица истинности, обозначение. Основные параметры цифровых ИМС.
2. Схема базового элемента ТТЛ 2И-НЕ. Принцип работы.
3. Схема базового элемента ТТЛ 2И-НЕ с открытым коллектором. Принцип работы.
4. ~~Схема элемента ТТЛ 2И-НЕ с Z-состоянием. Принцип работы.~~
5. Схема инвертора КМОП. Принцип работы.
6. Схема базового элемента КМОП 2И-НЕ. Принцип работы.
7. Алгоритм синтеза комбинационных цифровых устройств. Арифметический метод минимизации. Применение карт Карно.
8. Шифраторы. Определение, принцип работы. Таблица истинности и схема шифратора 8:3 (10:4)
9. Дешифраторы. Определение, принцип работы. Таблица истинности и схема дешифратора 3:8
10. Мультиплексоры. Определение, принцип работы, общее уравнение. Таблица состояний и схема мультиплексора 2:1 (4:1)
11. Пример наращивания разрядности мультиплексоров: реализация мультиплексора 16:1 на основе мультиплексоров 4:1
12. Демультимплексоры. Определение, принцип работы, общее уравнение. Таблица состояний и схема демультимплексора 1:2 (1:4)
13. Схема, таблица состояний и логические функции полусумматора
14. Схема, таблица состояний и логические функции 1-разрядного полного сумматора
15. Реализация операции вычитания с помощью сумматора.
16. Асинхронный RS-триггер: схема на логических элементах, временные диаграммы работы, сокращенная таблица состояний, описание принципа работы
17. Синхронный RS-триггер: схема на логических элементах, временные диаграммы работы, сокращенная таблица состояний
18. Двухступенчатый RS-триггер: схема, описание принципа работы, отличия от одноступенчатых триггеров
19. JK-триггер: схема на логических элементах, описание принципа работы, временные диаграммы работы, сокращенная таблица состояний
20. D-триггер: схема на логических элементах, временные диаграммы работы, сокращенная таблица состояний; реализация D-триггера на базе JK-триггера
21. T-триггеры. Временные диаграммы работы; реализация T-триггера на базе JK- и D-триггера
22. Схема, временные диаграммы и описание работы последовательного 3-разрядного (4-разрядного) счетчика
23. Схема, временные диаграммы и описание работы счетчика с заданным коэффициентом счета на основе 4-разрядного счетчика (могут быть варианты с  $K_{сч}=10, 11, 12, 13, 14, 15$ )
24. Регистры. Определение, классификация. Схема 4-разрядного регистра хранения
25. Схема, временные диаграммы и описание работы 4-разрядного регистра сдвига